

Fig. 1

Preamble	201
Frame Start	202
Operation	203
Device ID	204
ExtID	205
Basic Address	206
TA1	207
Bus Hold	208
Data	209
CRC	210
TA2	211
ACK	212
Error	213
Frame End	214

Fig. 2

Title: TWO-WIRE INTERFACE HAVING EMBEDDED PER
FRAME RELIABILITY INFORMATION

Inventors: Gerald L. Dybsetter and Jayne C. Hahin

Docket No.: 15436.367.1

2 / 7

				(TA)				(SLAV-STUS)			
				BH				BT2 Z3 SP			
				BT1 DATA_H				ACK E			
				Z0				Z2			
				Z1				CRC			
				DATA_L							

(TA)										(SLAV-STUS)									
BH										BT2 Z3 SP									
ADDR										ACK E									
OP										BT2 Z3 SP									
SR										BT2 Z3 SP									
DEV										BT2 Z3 SP									
BT1 DATA_H										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA_L										BT2 Z3 SP									
BT1 DATA																			

Fig. 3B

PRE	H	SR	OP	DEV	ADDR	BH	BT1	DATA_H	Z1	DATA_L	Z2	SP
5	3	3	3	3	2	2	2	1	1	1	0	0
3	9	8	7	6	5	3	2	0	9	2	1	0
RD: H...H 1 00 110 VVV AAAAAAA Z B DDDDDDD 0 DDDDDDD 0 1Z ~301C												
moe:..... * * * * *												
soe:.....												
WR: H...H 1 00 010 VVV AAAAAAA 0 1 DDDDDDD 0 DDDDDDD 0 1Z ~304C												
moe:..... * * * * *												
soe:.....												
^ (restart if input not all 1's)												
+---+												

Fig. 3C

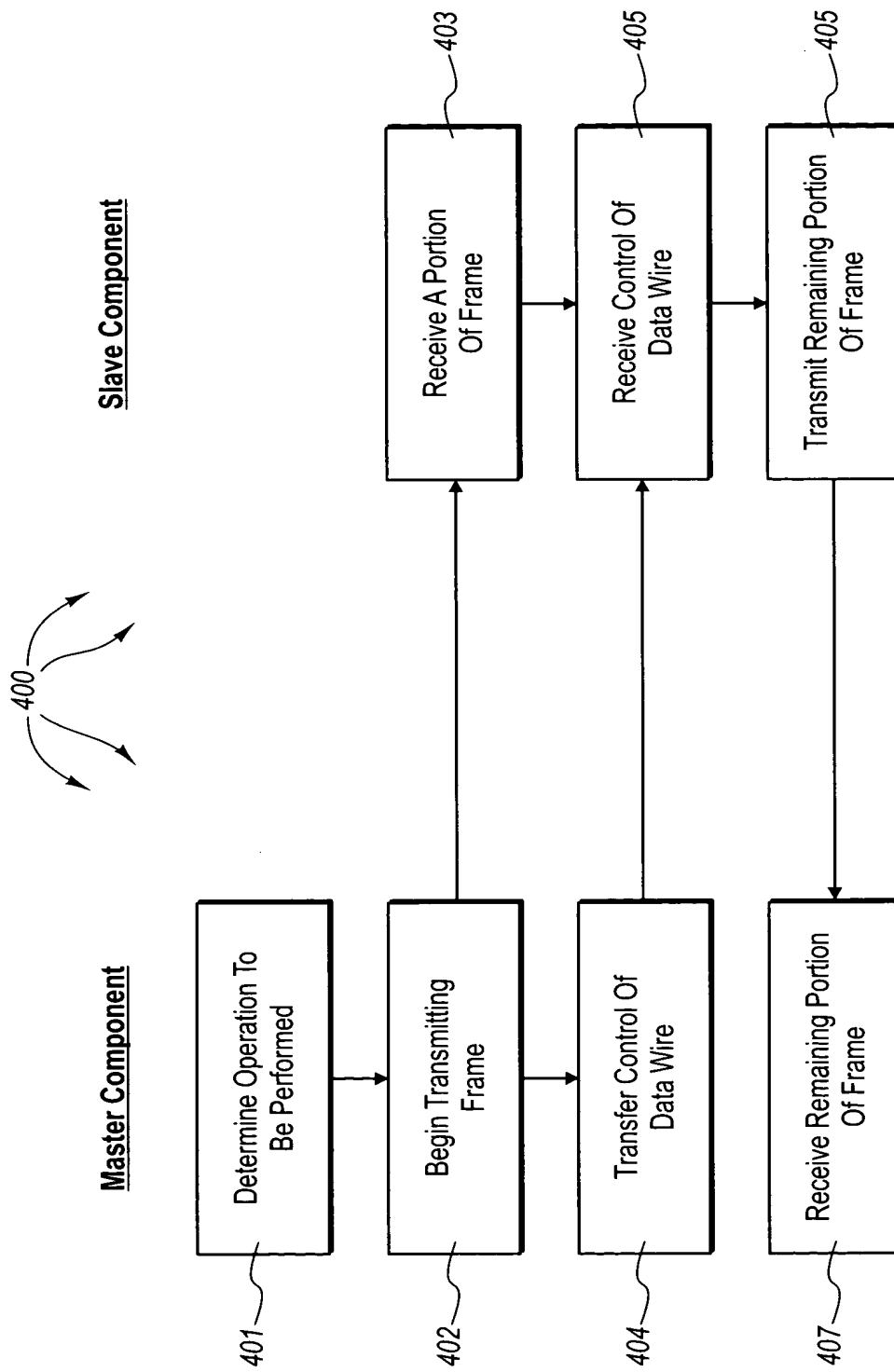


Fig. 4

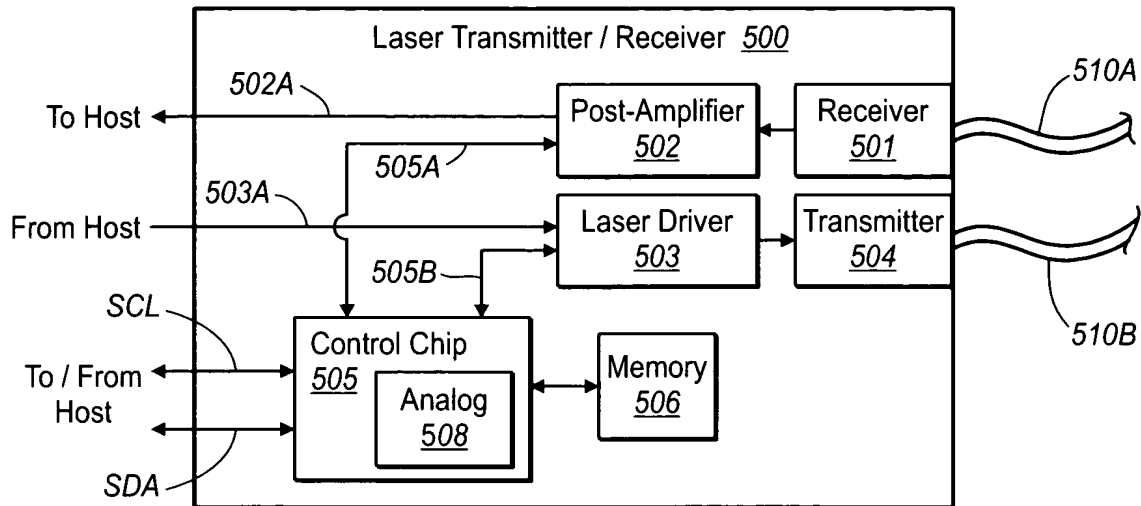


Fig. 5

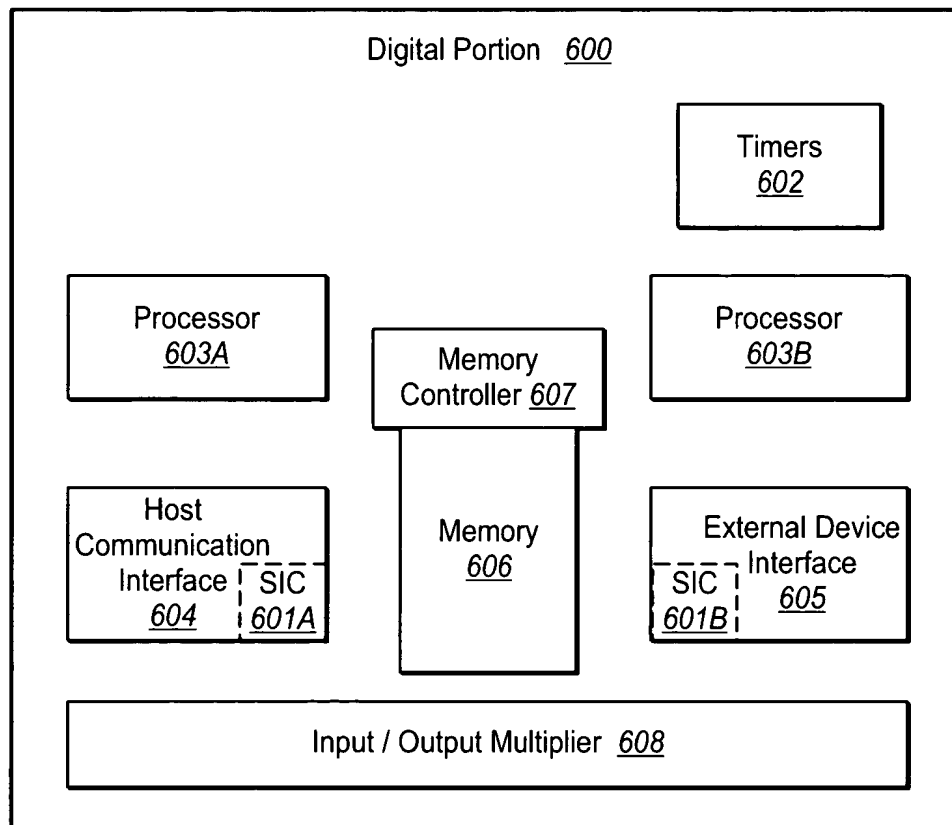


Fig. 6

Title: TWO-WIRE INTERFACE HAVING EMBEDDED PER
FRAME RELIABILITY INFORMATION

Inventors: Gerald L. Dybsetter and Jayne C. Hahin

Docket No.: 15436.367.1

7 / 7

PRE	ST	OP	PRT	DEV	TA	ADDRESS/DATA	IDLE
6	3	33	32	2	1	11 1	0 0
4	3	21	09	8	4	3 9 87 6	1 0

Address	1...1	00	00	PPPPP	EEEE	10 AAAAAAAAAAAAAA	Z
Write	1...1	00	01	PPPPP	EEEE	10 DDDDDDDDDDDDDDD	Z
Read	1...1	00	11	PPPPP	EEEE	Z0 DDDDDDDDDDDDDDD	Z
Read inc.	1...1	00	10	PPPPP	EEEE	Z0 DDDDDDDDDDDDDDD	Z

Field	Bits						

PRE	64:33	(32)	--	preamble			
ST	32:31	(2)	--	start of frame			
OP	30:29	(2)	--	operation code			
(ADDR=00,WR=01,RD=11,RDINC=10)							
PRTAD	28:26	(5)	--	port address			
DEVAD	25:19	(5)	--	device address			
TA	18:17	(2)	--	bus turnaround phase & transfer acknowledge			
ADDR/DATA	16:1	(16)	--	address or data			
IDLE	0	(1)	--	end of transmission			

	65	--	transaction bit length				

Fig. 7
(Prior Art)